

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-223039

(P2002-223039A)

(43) 公開日 平成14年8月9日 (2002.8.9)

| (51) IntCl' | 識別記号 | F I | テ-ト-ト (参考) |
|----------------|------|----------------|------------|
| H 0 1 S 5/223 | | H 0 1 S 5/223 | 5 F 0 4 5 |
| H 0 1 L 21/205 | | H 0 1 L 21/205 | 5 F 0 7 3 |

審査請求 未請求 請求項の数12 O L (全 8 頁)

(21) 出願番号 特願2001-19347(P2001-19347)

(22) 出願日 平成13年1月29日 (2001.1.29)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 古沢 浩太郎

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(74) 代理人 100104433

弁理士 宮園 博一

Fターム(参考) 5F045 A4D4 AB10 AB17 AF04 CA12

BA04 HA13 HA14

5F073 A4D7 AA11 AA53 BA02 CA05

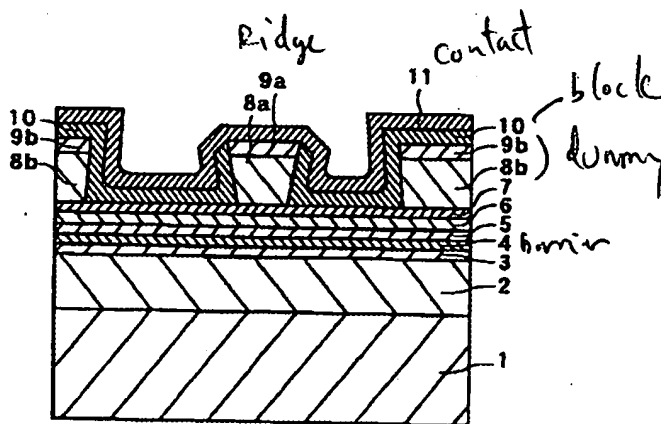
EA29

(54) 【発明の名称】 半導体発光素子およびその製造方法

(57) 【要約】

【課題】 発光に関与するリッジ部への衝撃やダメージを軽減することが可能な半導体発光素子を提供する。

【解決手段】 p型エッチングストップ層7の表面上に形成されたリッジ部(8a、9a)と、リッジ部(8a、9a)と所定の間隔を隔てて形成され、リッジ部(8a、9a)の長手方向の側縁部(側面上端部)と平行でない長手方向の側縁部(側面上端部)を有するダミーリッジ部(8b、9b)とを備えている。



【特許請求の範囲】

【請求項1】活性層を含む半導体層と、

前記半導体層の表面に形成されたリッジ部と、
前記リッジ部と所定の間隔を隔てて形成され、前記リッジ部の長手方向の側縁部と平行でない長手方向の側縁部を有するダミーリッジ部とを備えた、半導体発光素子。

【請求項2】前記リッジ部の長手方向の側縁部は、エッチングされた時に逆メサ形状になる結晶方向であって光軸方向になる方向に形成されており、

前記ダミーリッジ部の長手方向の側縁部は、前記リッジ部の長手方向の側縁部の方向と平行でない方向に形成されている、請求項1に記載の半導体発光素子。

【請求項3】前記リッジ部および前記ダミーリッジ部は、GaとAsとを含み、

前記リッジ部の長手方向の側縁部は、[011]方向に平行に形成されており、

前記ダミーリッジ部の長手方向の側縁部は、[011]方向に平行でない方向に形成されている、請求項1または2に記載の半導体発光素子。

【請求項4】前記リッジ部以外の前記ダミーリッジ部の全体を覆うように形成された電流阻止層をさらに備える、請求項1〜3のいずれか1項に記載の半導体発光素子。

【請求項5】前記ダミーリッジ部には接触せずに、前記リッジ部のみに接触するように形成されたコンタクト層をさらに備える、請求項1〜4のいずれか1項に記載の半導体発光素子。

【請求項6】活性層を含む半導体層を形成する工程と、前記半導体層の表面上の所定領域に、レジスト膜を形成する工程と、

前記レジスト膜をマスクとして前記半導体層をエッチングすることによって、リッジ部と、前記リッジ部の長手方向の側縁部と平行でない長手方向の側縁部を有するダミーリッジ部とを形成する工程とを備えた、半導体発光素子の製造方法。

【請求項7】前記リッジ部の長手方向の側縁部は、エッチングされた時に逆メサ形状になる結晶方向であって光軸方向になる方向に形成され、

前記ダミーリッジ部の長手方向の側縁部は、前記リッジ部の長手方向の側縁部の方向と平行でない方向に形成される、請求項6に記載の半導体発光素子の製造方法。

【請求項8】前記リッジ部および前記ダミーリッジ部は、GaとAsとを含み、

前記リッジ部の長手方向の側縁部は、[011]方向に平行に形成され、

前記ダミーリッジ部の長手方向の側縁部は、[011]方向に平行でない方向に形成される、請求項6または7に記載の半導体発光素子の製造方法。

【請求項9】前記レジスト膜を形成する工程は、

[011]方向に平行な第1レジスト膜と、前記[01

1]方向に平行でない第2レジスト膜とを形成する工程を含み、

前記リッジ部および前記ダミーリッジ部を形成する工程は、前記第1レジスト膜および前記第2レジスト膜をマスクとして前記半導体層をエッチングすることによって、[011]方向に平行なリッジ部と、[011]方向に平行でないダミーリッジ部とを形成する工程を含む、請求項8に記載の半導体発光素子の製造方法。

【請求項10】前記ダミーリッジ部の全体を覆うように、電流阻止層を成長させる工程をさらに備える、請求項6〜9のいずれか1項に記載の半導体発光素子の製造方法。

【請求項11】前記電流阻止層を形成する工程は、前記リッジ部および前記ダミーリッジ部を覆うように前記電流阻止層を成長させた後、前記リッジ部上に位置する電流阻止層を除去することによって、前記リッジ部上に開口部を形成する工程を含む、請求項6〜10のいずれか1項に記載の半導体発光素子の製造方法。

【請求項12】前記ダミーリッジ部には接触せずに、前記リッジ部のみに接触するようにコンタクト層を形成する工程をさらに備える、請求項6〜11のいずれか1項に記載の半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、半導体発光素子およびその製造方法に関し、特に、リッジ部を有する半導体発光素子およびその製造方法に関する。

【0002】

【従来の技術】従来、光通信用、民生用および産業機器用光源として、半導体レーザなどの半導体発光素子が広く用いられている。そして、高出力の半導体発光素子を得るためには、活性層で発生した光の吸収損失をできるだけ小さくする必要がある。光の吸収損失を小さくするためには、光の吸収のないクラッド層からなるリッジ部の厚み（高さ）をできるだけ大きくすることが好ましい。このため、従来では、順メサ形状（台形形状）に比べてリッジ部を高くすることが可能な逆メサ形状（逆台形形状）のリッジ部を有する半導体発光素子がよく用いられる。逆メサ形状のリッジ部を有する半導体発光素子としては、たとえば、特開平5-21902号公報に開示されている。

【0003】図10は、上記特開平5-21902号公報に開示された従来の半導体発光素子（半導体レーザ）の構造を示した断面図である。図10を参照して、この従来の半導体発光素子では、n型GaAs基板101上に、n型AlGaAsからなるn型クラッド層102および活性層103が形成されている。活性層103上には、逆メサ形状のリッジ部を有するp型AlGaAsからなるp型クラッド層104が形成されている。p型クラッド層104のリッジ部の上面上には、p型GaAs

からなるp型オーミックコンタクト層105が形成されている。また、p型クラッド層104およびp型オーミックコンタクト層105からなるリッジ部を埋め込むとともに、p型オーミックコンタクト層105の上面を露出させるように、n型GaAsからなる電流阻止層107が形成されている。リッジ部上面に露出されたp型オーミックコンタクト層105上および電流阻止層107上には、p型電極109が形成されている。また、n型GaAs基板101の裏面には、n型電極108が形成されている。

【0004】図11～図13は、図10に示した従来の半導体発光素子の製造プロセスを説明するための断面図である。図10～図13を参照して、従来の半導体発光素子の製造プロセスについて説明する。

【0005】まず、図11に示すように、n型GaAs基板101上に、MOCVD (Metal Organic Chemical Vapor Deposition) 法を用いて、n型AlGaAsからなるn型クラッド層102、活性層103、p型AlGaAsからなるp型クラッド層104、および、p型GaAsからなるp型オーミックコンタクト層105を連続的に成長させる。その後、p型オーミックコンタクト層105上の所定領域に、数 μm の厚みを有するストライプ状の SiO_2 からなるマスク層110を形成する。

【0006】次に、図12に示すように、マスク層110をマスクとして、p型クラッド層104およびp型オーミックコンタクト層105をエッチングすることにより、p型クラッド層104およびp型オーミックコンタクト層105からなるストライプ状の逆メサ形状のリッジ部を形成する。

【0007】そして、マスク層110を選択成長マスクとして、MOCVD法を用いて、図13に示されるような、n型GaAsからなる電流阻止層107を形成する。このとき、電流阻止層107は、 SiO_2 からなるマスク層110上には成長されずに、p型クラッド層104およびp型オーミックコンタクト層105からなるリッジ部の側面を完全に埋め込むように形成される。この後、マスク層110を除去する。

【0008】最後に、図10に示したように、リッジ部の上面に露出したp型オーミックコンタクト層105上および電流阻止層107上に、p型電極109を形成する。また、n型GaAs基板101の裏面に、n型電極108を形成する。このようにして、従来の半導体発光素子が形成される。

【0009】

【発明が解決しようとする課題】上記したように、従来の半導体発光素子では、p型クラッド層104およびp型オーミックコンタクト層105をエッチングすることにより、逆メサ形状のリッジ部を形成していた。この場合、リッジ部を形成した後、次の工程で、リッジ部を埋

め込むように電流阻止層107を形成するまでの間、素子表面にリッジ部のみが突出した状態になる。従来では、このリッジ部のみが突出した状態の間に、リッジ部が衝撃やダメージを受けやすいという問題点があった。

【0010】この発明は、上記のような課題を解決するためになされたものであり、この発明の一つの目的は、発光に関与するリッジ部への衝撃やダメージを軽減することが可能な半導体発光素子を提供することである。

【0011】この発明のもう一つの目的は、発光に関与するリッジ部への衝撃やダメージを軽減することが可能な半導体発光素子の製造方法を提供することである。

【0012】

【課題を解決するための手段】この発明の一の局面による半導体発光素子は、活性層を含む半導体層と、半導体層の表面に形成されたリッジ部と、リッジ部と所定の間隔を隔てて形成され、リッジ部の長手方向の側縁部と平行でない長手方向の側縁部を有するダミーリッジ部とを備えている。

【0013】この一の局面による半導体発光素子では、上記のように、ダミーリッジ部を設けることによって、リッジ部およびダミーリッジ部が突出した形状になるので、リッジ部のみが突出した形状に比べて、リッジ部が受ける衝撃やダメージを軽減することができる。また、リッジ部の長手方向の側縁部と平行でない長手方向の側縁部を有するダミーリッジ部を設けることによって、たとえば、リッジ部の長手方向の側縁部が[011]方向に形成されている場合に、それと平行でないダミーリッジ部の長手方向の側縁部上には、電流阻止層を十分に成長させることができる。これにより、リーク電流が発生するのを有効に防止することができる。

【0014】上記一の局面による半導体発光素子において、好ましくは、リッジ部の長手方向の側縁部は、エッチングされた時に逆メサ形状になる結晶方向であって光軸方向になる方向に形成されており、ダミーリッジ部の長手方向の側縁部は、リッジ部の長手方向の側縁部の方向と平行でない方向に形成されている。このように構成すれば、容易に、ダミーリッジ部の長手方向の側縁部上に電流阻止層を十分に成長させることができる。また、好ましくは、リッジ部およびダミーリッジ部は、GaとAsとを含み、リッジ部の長手方向の側縁部は、[011]方向に平行に形成されており、ダミーリッジ部の長手方向の側縁部は、[011]方向に平行でない方向に形成されている。このように構成しても、容易に、ダミーリッジ部の長手方向の側縁部上に電流阻止層を十分に成長させることができる。

【0015】上記の場合、リッジ部以外のダミーリッジ部の全体を覆うように形成された電流阻止層をさらに備えるのが好ましい。このように構成すれば、リッジ部のみが電流阻止層に覆われないように形成されるので、リッジ部のみに容易に電流を供給することができる。

【0016】上記の場合、ダミーリッジ部には接触せずに、リッジ部のみに接触するように形成されたコンタクト層をさらに備えるのが好ましい。このように構成すれば、コンタクト層を介して、リッジ部のみに容易に電流を供給することができる。

【0017】この発明の他の局面による半導体発光素子の製造方法は、活性層を含む半導体層を形成する工程と、半導体層の表面上の所定領域に、レジスト膜を形成する工程と、レジスト膜をマスクとして半導体層をエッチングすることによって、リッジ部と、リッジ部の長手方向の側縁部と平行でない長手方向の側縁部を有するダミーリッジ部とを形成する工程とを備えている。

【0018】この他の局面による半導体発光素子の製造方法では、上記のように、リッジ部と所定の間隔を隔ててダミーリッジ部を形成することによって、リッジ部およびダミーリッジ部が突出した形状になるので、リッジ部のみが突出した形状に比べて、リッジ部が受ける衝撃やダメージを軽減することができる。また、リッジ部の長手方向の側縁部と平行でない長手方向の側縁部を有するダミーリッジ部を設けることによって、たとえば、リッジ部の長手方向の側縁部が【011】方向に形成されている場合に、それと平行でないダミーリッジ部の長手方向の側縁部上には、電流阻止層を十分に成長させることができる。これにより、リーク電流が発生するのを有効に防止することが可能な半導体発光素子を容易に形成することができる。

【0019】上記他の局面による半導体発光素子の製造方法において、好ましくは、リッジ部の長手方向の側縁部は、エッチングされた時に逆メサ形状になる結晶方向であって光軸方向になる方向に形成され、ダミーリッジ部の長手方向の側縁部は、リッジ部の長手方向の側縁部の方向と平行でない方向に形成される。このように構成すれば、容易に、ダミーリッジ部の長手方向の側縁部上に電流阻止層を十分に成長させることができる。

【0020】また、上記の場合、好ましくは、リッジ部およびダミーリッジ部は、GaとAsとを含み、リッジ部の長手方向の側縁部は、【011】方向に平行に形成され、ダミーリッジ部の長手方向の側縁部は、【011】方向に平行でない方向に形成される。このように構成しても、容易に、ダミーリッジ部の長手方向の側縁部上に電流阻止層を十分に成長させることができる。

【0021】この場合、好ましくは、レジスト膜を形成する工程は、【011】方向に平行な第1レジスト膜と、【011】方向に平行でない第2レジスト膜とを形成する工程を含み、リッジ部およびダミーリッジ部を形成する工程は、第1レジスト膜および第2レジスト膜をマスクとして半導体層をエッチングすることによって、

【011】方向に平行なリッジ部と、【011】方向に平行でないダミーリッジ部とを形成する工程を含む。このように構成すれば、【011】方向に平行なリッジ部

と、【011】方向に平行でないダミーリッジ部とを容易に形成することができる。

【0022】上記の場合、ダミーリッジ部の全体を覆うように、電流阻止層を成長させる工程をさらに備えるのが好ましい。このように構成すれば、ダミーリッジ部に電流を流すことなくリッジ部のみに容易に電流を供給することができる。

【0023】上記の場合、好ましくは、電流阻止層を形成する工程は、リッジ部およびダミーリッジ部を覆うように電流阻止層を成長させた後、リッジ部上に位置する電流阻止層を除去することによって、リッジ部上に開口部を形成する工程を含む。このように構成すれば、リッジ部上の開口部を介して容易にリッジ部のみに電流を供給することができる。

【0024】上記の場合、ダミーリッジ部には接触せずに、リッジ部のみに接触するようにコンタクト層を形成する工程をさらに備えるのが好ましい。このように構成すれば、コンタクト層を介してリッジ部のみに容易に電流を供給することができる。

【0025】

【発明の実施形態】以下、本発明の実施形態を図面に基つて説明する。

【0026】図1は、本発明の一実施形態による半導体発光素子（半導体レーザ）の構造を示した断面図である。

【0027】まず、図1を参照して、一実施形態による半導体発光素子（半導体レーザ）の構造について説明する。この一実施形態による半導体発光素子では、約90 μm の厚みを有するn型GaAs基板1上に、約2.5 μm の厚みを有するn型AlGaAsからなるn型クラッド層2、約0.05 μm の厚みを有するn型AlGaAsからなるn型キャリアブロック層3および活性層4が形成されている。この活性層4は、約0.008 μm の厚みを有するAlGaAsからなるウェル層、約0.018 μm の厚みを有するAlGaAsからなるガイド層、および、約0.008 μm の厚みを有するAlGaAsからなるバリア層が積層された構造を有する。活性層4上には、約0.05 μm の厚みを有するp型AlGaAsからなるp型キャリアブロック層5、約0.13 μm の厚みを有するp型AlGaAsからなるp型第1クラッド層6、および、約0.02 μm の厚みを有するp型AlGaAsからなるp型エッチングストップ層7が形成されている。

【0028】ここで、本実施形態では、p型エッチングストップ層7上に、p型AlGaAsからなるp型第2クラッド層8aと、p型GaAsからなるp型キャップ層9aとによって構成される逆メサ形状のリッジ部が形成されている。そして、そのリッジ部の長手方向の側縁部（側面上端部）は、エッチング時にリッジ部が逆メサ形状となる結晶方向であってレーザの光軸方向となる

【011】方向に形成されている。また、中央に位置するリッジ部と所定の間隔を隔てて、リッジ部を挟むように、p型AlGaAsからなるp型第2クラッド層8bと、p型GaAsからなるp型キャップ層9bとによって構成されるダミーリッジ部が形成されている。そのダミーリッジ部の長手方向の側縁部（側面上端部）は、【011】方向に平行でない方向に形成されている。

【0029】また、左右に位置するダミーリッジ部（8b、9b）の上面、側面および側縁部を含む全面を覆うとともに、中央部のリッジ部（8a、9a）の上面のみを露出させるように、約1.0μmの膜厚を有するn型AlGaAsからなる電流阻止層10が形成されている。

【0030】また、電流阻止層10を覆うとともに、中央部のリッジ部の上面においてp型キャップ層9aと接触するように、約6.0μmの厚みを有するp型GaAsからなるp型コンタクト層11が形成されている。

【0031】なお、n型クラッド層2、n型キャリアブロック層3、活性層4、p型キャリアブロック層5、p型第1クラッド層6およびp型エッチングストップ層7が、本発明の「活性層を含む半導体層」の一例である。また、p型コンタクト層11が、本発明の「コンタクト層」の一例である。

【0032】上記のような構造を有する本実施形態の半導体発光素子の電流経路としては、p型コンタクト層11のリッジ部上に位置する部分から、リッジ部を構成するp型キャップ層9aおよびp型第2クラッド層8aを経て、活性層4へと電流が流れる。これにより、リッジ部の下方に位置する活性層4の領域において、レーザー光を発生させることができる。なお、左右に位置するダミーリッジ部の上面、側面および側縁部（側面上端部）は、電流阻止層10によって充分に覆われているので、ダミーリッジ部を構成するp型キャップ層9bには、電流が流れない。このため、ダミーリッジ部の下方の活性層4の領域には、レーザー光は発生しない。つまり、中央部に位置するリッジ部のみが発光に関与する。

【0033】本実施形態では、上記のように、リッジ部と所定の間隔を隔てて、リッジ部を挟むように、ダミーリッジ部を設けることによって、リッジ部およびダミーリッジ部が突出した形状になるので、リッジ部のみが突出した形状に比べて、リッジ部が受ける衝撃やダメージを軽減することができる。

【0034】また、本実施形態では、上記のように、長手方向の側縁部が【011】方向に平行でないダミーリッジ部を設けることによって、側縁部が【011】方向に平行なダミーリッジ部を設ける場合と異なり、後述する製造プロセスにおいて、ダミーリッジ部上に電流阻止層10を充分に成長させることができる。これにより、リーク電流が発生するのを有効に防止することができる。

【0035】図2～図8は、図1に示した一実施形態による半導体発光素子の製造プロセスを説明するための断面図および平面図である。次に、図1～図8を参照して、一実施形態による半導体発光素子の製造プロセスについて説明する。

【0036】まず、図2に示すように、MOCVD法などを用いて、n型GaAs基板1上に、n型AlGaAsからなるn型クラッド層2、n型AlGaAsからなるn型キャリアブロック層3、活性層4、p型AlGaAsからなるp型キャリアブロック層5、p型AlGaAsからなるp型第1クラッド層6、p型AlGaAsからなるp型エッチングストップ層7、p型AlGaAsからなるp型第2クラッド層8、および、p型GaAsからなるp型キャップ層9を連続的に成長させる。

【0037】その後、図3に示すように、p型キャップ層9上の所定領域に、ストライプ状のレジスト膜12aおよび12bを形成する。

【0038】ここで、本実施形態では、図4に示すように、中央部のレジスト膜12aの長手方向の側縁部をGaAsの逆メサリッジ方向（エッチング時にリッジ部が逆メサ形状になる方向）であってレーザーの光軸方向である【011】方向に形成する。また、左右に位置するレジスト膜12bの長手方向の側縁部を【011】方向から所定の角度θ（本実施形態では、30°）傾いた方向に形成する。なお、図4において、チップ分割線とは、ウエハプロセス終了後にチップ化する際に、分割する線を意味している。

【0039】次に、図3および図4に示したレジスト膜12aおよび12bをマスクとして、p型第2クラッド層8およびp型キャップ層9を石炭酸系のエッチング液でウェットエッチングすることによって、図5に示されるような、p型第2クラッド層8aとp型キャップ層9aとからなる逆メサ形状を有するリッジ部と、p型第2クラッド層8bとp型キャップ層9bとからなる左右に位置するダミーリッジ部とを形成する。この場合、図6に示すように、中央部のリッジ部の長手方向の側縁部（側面上端部）は、【011】方向に形成される。その一方、左右に位置するダミーリッジ部の長手方向の側縁部（側面上端部）は、【011】方向から30°傾いた方向に形成される。なお、上記したリッジ部およびダミーリッジ部を形成するためのウェットエッチング工程において、p型エッチングストップ層7は、エッチングストップとして機能する。このように、リッジ部およびダミーリッジ部を形成した後、レジスト膜12aおよび12bを除去する。

【0040】次に、図7に示すように、p型エッチングストップ層7と、リッジ部と、ダミーリッジ部とを覆うように、n型AlGaAsからなる電流阻止層10を成長させる。このとき、電流阻止層10は、ダミーリッジ部の長手方向の側縁部が【011】方向に平行でないた

め、ダミーリッジ部の側面および上面のみならず側縁部（側面上端部）においても十分に成長する。また、中央部のリッジ部の長手方向の側縁部は〔011〕方向に平行であるので、電流阻止層10は、中央部のリッジ部の長手方向の側縁部（側面上端部）では成長せずに、リッジ部の側縁部以外の部分を覆うように成長する。

【0041】ここで、図9を参照して、本実施形態の比較例として、ダミーリッジ部の長手方向の側縁部を、

〔011〕方向に平行に形成した例について説明する。

図9に示すように、〔011〕方向に平行なダミーリッジ部の長手方向の側縁部（側面上端部）には、電流阻止層20が成長しない。このため、ダミーリッジ部の長手方向の側縁部は、p型GaAsコンタクト層21と接触する。その結果、〔011〕方向に平行なダミーリッジ部を形成した場合には、p型GaAsコンタクト層21から、ダミーリッジ部の長手方向の側縁部を介して、矢印で示した方向に、リーク電流が発生するという不都合が生じる。

【0042】そこで、本実施形態では、上記のように、ダミーリッジ部の長手方向の側縁部を〔011〕方向に平行でない（30°傾斜する）ように形成する。これにより、図7に示したように、ダミーリッジ部の側縁部においても電流阻止層10を十分に成長させることができ、その結果、リーク電流が発生するのを有効に防止することができる。

【0043】この後、電流阻止層10上の所定領域に、レジスト膜13を形成する。そして、レジスト膜13をマスクとして、中央部のリッジ部の上面に形成された電流阻止層10をエッチングにより除去した後、レジスト膜13を除去する。これにより、図8に示すように、中央部のリッジ部の上面（p型キャップ層9a）のみが露出されるとともに、左右に位置するダミーリッジ部の全体が電流阻止層10によって覆われた形状が得られる。

【0044】最後に、図1に示したように、電流阻止層10を覆うとともに、中央部のリッジ部の上面においてp型キャップ層9aと接触するように、p型GaAsからなるp型コンタクト層11を形成する。このようにして、本実施形態の半導体発光素子が形成される。

【0045】本実施形態の製造プロセスでは、上記のように、リッジ部と所定の間隔を隔ててダミーリッジ部を形成することによって、リッジ部およびダミーリッジ部が突出した形状になるので、リッジ部のみが突出した形状に比べて、リッジ部が受ける衝撃やダメージを軽減することができる。

【0046】また、本実施形態の半導体発光素子は、水平広がり角度8°で、150mW以上の基本横モード光出力が得られるとともに、60℃、130mWで、500時間以上安定に動作した。

【0047】なお、今回開示された実施形態は、すべて

の点で例示であって、制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施形態の説明ではなく特許請求の範囲によって示され、さらに特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれる。

【0048】たとえば、上記実施形態では、GaAsを含むリッジ部において、そのリッジ部の長手方向の側縁部を、GaAsの逆メサリッジ方向であってレーザの光軸方向である〔011〕方向に形成するとともに、ダミーリッジ部の長手方向の側縁部を〔011〕方向に平行でない方向に形成した例を示したが、本発明はこれに限らず、他の半導体材料からなるリッジ部にも適用可能である。この場合、リッジ部の長手方向の側縁部を、そのリッジ部を構成する半導体材料の逆メサリッジ方向であって光軸方向になる方向に形成するとともに、ダミーリッジ部の長手方向の側縁部を、その半導体材料の逆メサリッジ方向であって光軸方向となる方向に平行でない方向に形成することによって、同様の効果を得ることができる。

【0049】また、上記実施形態では、ダミーリッジ部の長手方向の側縁部を、発光に関与する中央部のリッジ部の長手方向の側縁部から30°傾けた方向に形成したが、本発明はこれに限らず、他の角度であっても良い。この場合、好ましくは、0.2°～89.8°の範囲で傾けた方向に形成すればよく、さらに好ましくは、30°～60°の範囲で形成すればよい。

【0050】また、上記実施形態では、2つのダミーリッジ部を設けたが、本発明はこれに限らず、ダミーリッジ部を1つだけ設けてもよいし、3つ以上設けるようにしてもよい。

【0051】

【発明の効果】以上のように、本発明によれば、発光に関与するリッジ部への衝撃やダメージを軽減することが可能な半導体発光素子およびその製造方法を提供することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態による半導体発光素子を示した断面図である。

【図2】図1に示した一実施形態による半導体発光素子の製造プロセスを説明するための断面図である。

【図3】図1に示した一実施形態による半導体発光素子の製造プロセスを説明するための断面図である。

【図4】図1に示した一実施形態による半導体発光素子の製造プロセスを説明するための平面図である。

【図5】図1に示した一実施形態による半導体発光素子の製造プロセスを説明するための断面図である。

【図6】図1に示した一実施形態による半導体発光素子の製造プロセスを説明するための平面図である。

【図7】図1に示した一実施形態による半導体発光素子の製造プロセスを説明するための断面図である。

11

12

【図8】図1に示した一実施形態による半導体発光素子の製造プロセスを説明するための断面図である。

【図9】図1に示した一実施形態による半導体発光素子の比較例を示した断面図である。

【図10】従来の半導体発光素子を示した断面図である。

【図11】従来の半導体発光素子の製造プロセスを説明するための断面図である。

【図12】従来の半導体発光素子の製造プロセスを説明するための断面図である。

【図13】従来の半導体発光素子の製造プロセスを説明するための断面図である。

【符号の説明】

1 n型GaAs基板（半導体層）

2 n型クラッド層（半導体層）

3 n型キャリアブロック層（半導体層）

4 活性層（半導体層）

5 p型キャリアブロック層（半導体層）

6 p型第1クラッド層（半導体層）

7 p型エッチングストップ層（半導体層）

8a、8b p型第2クラッド層（半導体層）

9a、9b p型キャップ層（半導体層）

8a、9a リッジ部

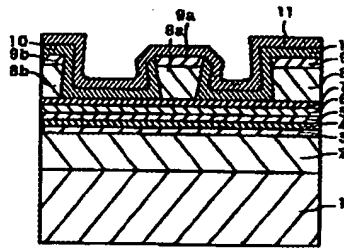
10 8b、9b ダミーリッジ部

10 電流阻止層

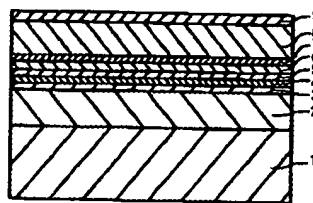
11 p型コンタクト層（コンタクト層）

12a、12b レジスト膜

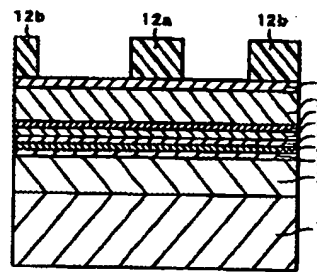
【図1】



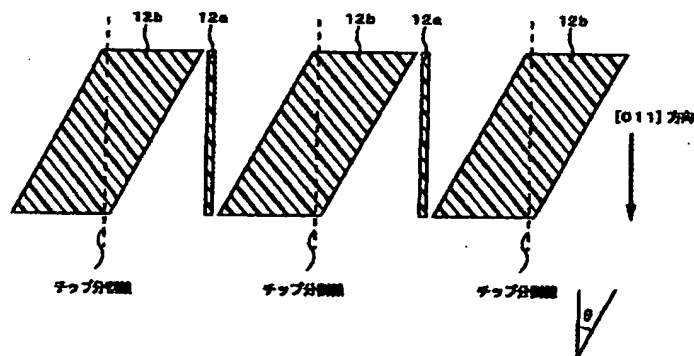
【図2】



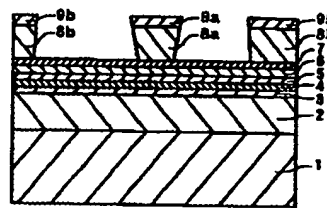
【図3】



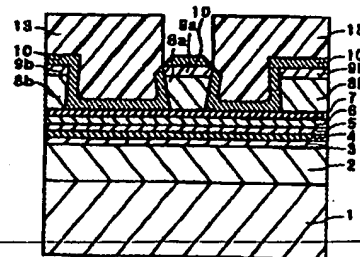
【図4】



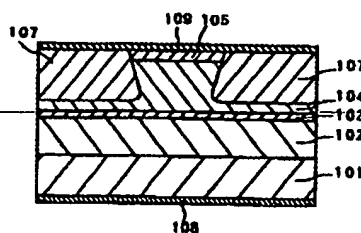
【図5】



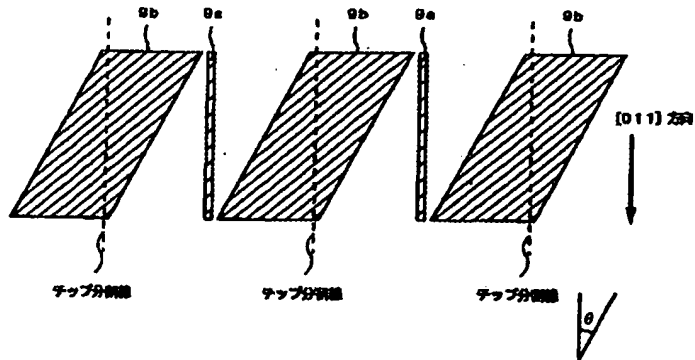
【図7】



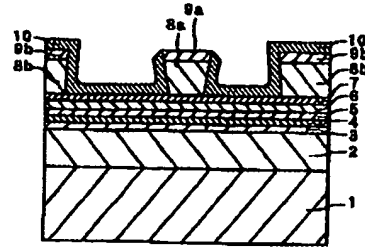
【図10】



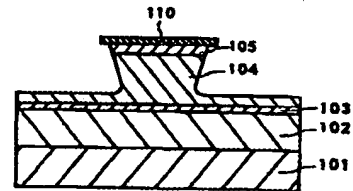
【図6】



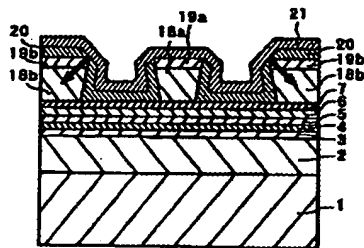
【図8】



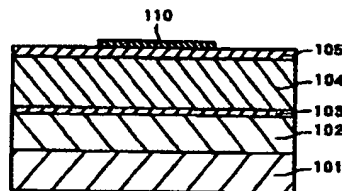
【図12】



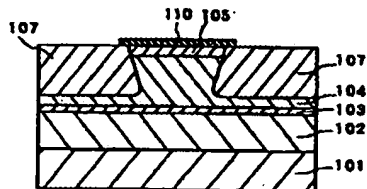
【図9】



【図11】



【図13】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-223039

(43)Date of publication of application : 09.08.2002

(51)Int.Cl.

H01S 5/223
H01L 21/205

(21)Application number : 2001-019347

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 29.01.2001

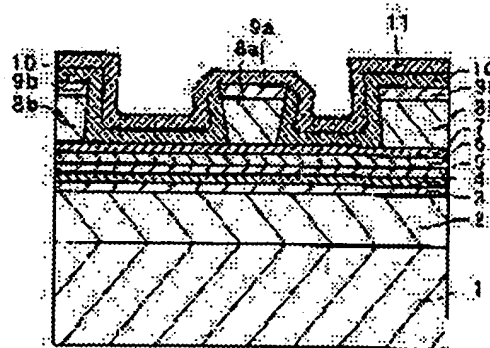
(72)Inventor : FURUSAWA KOTARO

(54) SEMICONDUCTOR LIGHT EMITTING ELEMENT AND METHOD FOR MANUFACTURING IT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor light emitting element which can reduce a shock or damage to a ridge participating in a light emitting operation.

SOLUTION: The semiconductor light emitting element is provided with ridges (8a, 9a) formed on the surface of a p-type etching stop layer 7, and dummy ridges (8b, 9b) which are formed by keeping a prescribed interval from the ridges (8a, 9a) and which comprise a side edge (side-face upper end) in the longitudinal direction not parallel to the side edge (side-face upper end) in the longitudinal direction of the ridges (8a, 9a).



LEGAL STATUS

[Date of request for examination]

08.02.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention relates to the semi-conductor light emitting device which has the ridge section, and its manufacture approach about a semi-conductor light emitting device and its manufacture approach.

[0002]

[Description of the Prior Art] Conventionally, semi-conductor light emitting devices, such as semiconductor laser, are widely used as the object for optical communication, a noncommercial use, and the light source for industrial devices. And in order to obtain the semi-conductor light emitting device of high power, it is necessary to make as small as possible absorption-of-light loss generated in the barrier layer. In order to make absorption-of-light loss small, it is desirable to enlarge thickness (height) of the ridge section it is thin from a cladding layer without the absorption of light as much as possible. For this reason, in the former, the semi-conductor light emitting device which has the ridge section of the shape of reverse mesa which can make the ridge section high compared with the shape of order mesa (trapezoid configuration) (reverse trapezoid configuration) is used well. As a semi-conductor light emitting device which has the reverse mesa-like ridge section, it is indicated by JP,5-21902,A, for example.

[0003] Drawing 10 is the sectional view having shown the structure of the conventional semi-conductor light emitting device (semiconductor laser) indicated by above-mentioned JP,5-21902,A. With reference to drawing 10, n mold cladding layer 102 and the barrier layer 103 which consist of an n mold AlGaAs are formed on the n mold GaAs substrate 101 by this conventional semi-conductor light emitting device. On the barrier layer 103, p mold cladding layer 104 which consists of a p mold AlGaAs which has the reverse mesa-like ridge section is formed. On the top face of the ridge section of p mold cladding layer 104, p mold ohmic contact layer 105 which consists of a p mold GaAs is formed. Moreover, while embedding the ridge section which consists of a p mold cladding layer 104 and a p mold ohmic contact layer 105, the current blocking layer 107 which consists of an n mold GaAs is formed so that the top face of p mold ohmic contact layer 105 may be exposed. p mold electrode 109 is formed on p mold ohmic contact layer 105 exposed to the ridge section top face, and the current blocking layer 107. Moreover, n mold electrode 108 is formed in the rear face of the n mold GaAs substrate 101.

[0004] Drawing 11 - drawing 13 are the sectional views for explaining the manufacture process of the conventional semi-conductor light emitting device shown in drawing 10. With reference to drawing 10 - drawing 13, the manufacture process of the conventional semi-conductor light emitting device is explained.

[0005] first, it is shown in drawing 11 -- as -- the n mold GaAs substrate 101 top -- MOCVD (Metal Organic Chemical Vapor Deposition) -- n mold cladding layer 102 which consists of an n mold AlGaAs, a barrier layer 103, p mold cladding layer 104 which consists of a p mold AlGaAs, and p mold ohmic contact layer 105 which consists of a p mold GaAs are continuously grown up using law. Then, the mask layer 110 which consists of stripe-like SiO₂ which has the thickness of several micrometers is formed in the predetermined field on p mold ohmic contact layer 105.

[0006] Next, as shown in drawing 12, the ridge section of the shape of reverse mesa of the shape of a stripe which consists of a p mold cladding layer 104 and a p mold ohmic contact layer 105 is formed by etching p mold cladding layer 104 and p mold ohmic contact layer 105 by using the mask layer 110 as a mask.

[0007] and the mask layer 110 -- a selective growth mask -- carrying out -- MOCVD -- the current blocking layer 107 which consists of an n mold GaAs as shown in drawing 13 is formed using law. At this time, on the mask layer 110 which consists of SiO₂, the current blocking layer 107 is formed so that the side face of the ridge section which consists of a p mold cladding layer 104 and a p mold ohmic contact layer 105 may be embedded thoroughly, without growing up. Then, the mask layer 110 is removed.

[0008] Finally, as shown in drawing 10, p mold electrode 109 is formed on p mold ohmic contact layer 105 exposed to the top face of the ridge section, and the current blocking layer 107. Moreover, n mold electrode 108 is formed in the rear face of the n mold GaAs substrate 101. Thus, the conventional semi-conductor light emitting device is formed.

[0009]

[Problem(s) to be Solved by the Invention] As described above, in the conventional semi-conductor light emitting device, the reverse mesa-like ridge section was formed by etching p mold cladding layer 104 and p mold ohmic contact layer 105. In this case, will be projected by only the ridge section on a component front face until it forms the current blocking layer 107 at the following process so that the ridge section may be embedded after forming the ridge section. In the former, the trouble that the ridge section tends to receive an impact and a damage was between the conditions that only this ridge section projected.

[0010] Made in order that this invention may solve the above technical problems, one object of this invention is offering the semi-conductor light emitting device which can mitigate the impact and damage to the ridge section which participates in luminescence.

[0011] Another object of this invention is offering the manufacture approach of the semi-conductor light emitting device which can mitigate the impact and damage to the ridge section which participates in luminescence.

[0012]

[Means for Solving the Problem] The semi-conductor light emitting device by the aspect of affairs of 1 of this invention separated the semi-conductor layer containing a barrier layer, the ridge section formed in the front face of a semi-conductor layer, the ridge section, and predetermined spacing, was formed, and is equipped with the side edge section of the longitudinal direction of the ridge section, and the dummy ridge section which has the side edge section of the longitudinal direction which is not parallel.

[0013] In the semi-conductor light emitting device by this aspect of affairs of 1, since it becomes the configuration where the ridge section and the dummy ridge section projected by preparing the dummy ridge section as mentioned above, compared with the configuration where only the ridge section projected, the impact and damage which the ridge section receives are mitigable. Moreover, when the side edge section of the longitudinal direction of for example, the ridge section is formed in the [011] directions by preparing the dummy ridge section which has the side edge section of the longitudinal direction which is not parallel to the side edge section of the longitudinal direction of the ridge section, on the side edge section of the longitudinal direction of the dummy ridge section which is not parallel to it, a current blocking layer can fully be grown up. Thereby, it can prevent effectively that leakage current occurs.

[0014] In the semi-conductor light emitting device by up Norikazu's aspect of affairs, preferably, the side edge section of the longitudinal direction of the ridge section is formed in the direction which is the crystal orientation which becomes reverse mesa-like, and becomes in the direction of an optical axis, when etched, and the side edge section of the longitudinal direction of the dummy ridge section is formed in the direction which is not parallel to the direction of the side edge section of the longitudinal direction of the ridge section. Thus, if constituted, a current blocking layer can fully be easily grown up on the side edge section of the longitudinal direction of the dummy ridge section. Moreover, preferably, including Ga and As, the side edge section of the longitudinal direction of the ridge section is formed in the [011] directions at parallel, and the ridge section and the dummy ridge section are formed in the direction which is not parallel to the [011] directions for the side edge section of the longitudinal direction of the dummy ridge section. Thus, even if constituted, a current blocking layer can fully be easily grown up on the side edge section of the longitudinal direction of the dummy ridge section.

[0015] In the above-mentioned case, it is desirable to have further the current blocking layer formed so that the whole dummy ridge section other than the ridge section might be covered. Thus, since it will be formed so that only the ridge section may not be covered with a current blocking layer if constituted, a current can be easily supplied only to the ridge section.

[0016] In the above-mentioned case, it is desirable to have further the contact layer formed so that only

the ridge section might be contacted, without contacting the dummy ridge section. Thus, if constituted, a current can be easily supplied only to the ridge section through a contact layer.

[0017] The manufacture approach of the semi-conductor light emitting device by other aspects of affairs of this invention The process which forms the semi-conductor layer containing a barrier layer, the process which forms the resist film in the predetermined field on the front face of a semi-conductor layer, and by etching a semi-conductor layer by using the resist film as a mask It has the process which forms the ridge section, and the side edge section of the longitudinal direction of the ridge section and the dummy ridge section which has the side edge section of the longitudinal direction which is not parallel.

[0018] By the manufacture approach of the semi-conductor light emitting device by other aspects of affairs, since it becomes the configuration where the ridge section and the dummy ridge section projected by separating the ridge section and predetermined spacing and forming the dummy ridge section as mentioned above, compared with the configuration where only the ridge section projected, the impact and damage which the ridge section receives are mitigable. Moreover, when the side edge section of the longitudinal direction of for example, the ridge section is formed in the [011] directions by preparing the dummy ridge section which has the side edge section of the longitudinal direction which is not parallel to the side edge section of the longitudinal direction of the ridge section, on the side edge section of the longitudinal direction of the dummy ridge section which is not parallel to it, a current blocking layer can fully be grown up. A semi-conductor light emitting device with possible this preventing effectively that leakage current occurs can be formed easily.

[0019] In the manufacture approach of the semi-conductor light emitting device by the aspect of affairs besides the above, preferably, the side edge section of the longitudinal direction of the ridge section is formed in the direction which is the crystal orientation which becomes reverse mesa-like, and becomes in the direction of an optical axis, when etched, and the side edge section of the longitudinal direction of the dummy ridge section is formed in the direction which is not parallel to the direction of the side edge section of the longitudinal direction of the ridge section. Thus, if constituted, a current blocking layer can fully be easily grown up on the side edge section of the longitudinal direction of the dummy ridge section.

[0020] Moreover, in the above-mentioned case, preferably, including Ga and As, the side edge section of the longitudinal direction of the ridge section is formed in the [011] directions at parallel, and the ridge section and the dummy ridge section are formed in the direction which is not parallel to the [011] directions for the side edge section of the longitudinal direction of the dummy ridge section. Thus, even if constituted, a current blocking layer can fully be easily grown up on the side edge section of the longitudinal direction of the dummy ridge section.

[0021] Preferably in this case, the process which forms the resist film The process which forms the ridge section and the dummy ridge section including the process which forms the 1st resist film parallel to the [011] directions, and the 2nd resist film which is not parallel to the [011] directions By etching a semi-conductor layer by using the 1st resist film and the 2nd resist film as a mask, the process which forms the ridge section parallel to the [011] directions and the dummy ridge section which is not parallel to the [011] directions is included. Thus, if constituted, the ridge section parallel to the [011] directions and the dummy ridge section which is not parallel to the [011] directions can be formed easily.

[0022] In the above-mentioned case, it is desirable to have further the process into which a current blocking layer is grown up so that the whole dummy ridge section may be covered. Thus, if constituted, a current can be easily supplied only to the ridge section, without passing a current in the dummy ridge section.

[0023] The process which forms a current blocking layer preferably in the above-mentioned case ~~includes the process which forms opening on the ridge section by removing the current blocking layer~~ located on the ridge section, after growing up a current blocking layer so that the ridge section and the dummy ridge section may be covered. Thus, if constituted, a current can be easily supplied only to the ridge section through opening on the ridge section.

[0024] In the above-mentioned case, it is desirable to have further the process which forms a contact

layer so that only the ridge section may be contacted, without contacting the dummy ridge section. Thus, if constituted, a current can be easily supplied only to the ridge section through a contact layer.

[0025]

[Embodiment of the Invention] Hereafter, the operation gestalt of this invention is explained based on a drawing.

[0026] Drawing 1 is the sectional view having shown the structure of the semi-conductor light emitting device (semiconductor laser) by 1 operation gestalt of this invention.

[0027] First, with reference to drawing 1, the structure of the semi-conductor light emitting device (semiconductor laser) by 1 operation gestalt is explained. In the semi-conductor light emitting device by this 1 operation gestalt, n mold cladding layer 2 which consists of an n mold AlGaAs which has the thickness of about 2.5 micrometers, n mold carrier block layer 3 which consists of an n mold AlGaAs which has the thickness of about 0.05 micrometers, and the barrier layer 4 are formed on the n mold GaAs substrate 1 which has the thickness of about 90 micrometers. This barrier layer 4 has the structure where the laminating of the well layer which consists of AlGaAs which has the thickness of about 0.008 micrometers, the guide layer which consists of AlGaAs which has the thickness of about 0.018 micrometers, and the barrier layer which consists of AlGaAs which has the thickness of about 0.008 micrometers was carried out. On the barrier layer 4, p mold carrier block layer 5 which consists of a p mold AlGaAs which has the thickness of about 0.05 micrometers, the p type 1st cladding layer 6 and which consists of a p mold AlGaAs which has the thickness of about 0.13 micrometers, and p mold etching stop layer 7 which consists of a p mold AlGaAs which has the thickness of about 0.02 micrometers are formed.

X [0028] Here, with this operation gestalt, the ridge section of the shape of reverse mesa constituted by p type 2nd cladding layer 8a which consists of a p mold AlGaAs, and p mold cap layer 9a which consists of a p mold GaAs is formed on p mold etching stop layer 7. And the side edge section (side-face up edge) of the longitudinal direction of the ridge section is formed in the [011] directions in which the ridge section is the crystal orientation which becomes reverse mesa-like, and serves as the direction of an optical axis of laser at the time of etching. Moreover, the ridge section located in the center and predetermined spacing are separated, and the dummy ridge section constituted by p type 2nd cladding layer 8b which consists of a p mold AlGaAs, and p mold cap layer 9b which consists of a p mold GaAs is formed so that the ridge section may be inserted. The side edge section (side-face up edge) of the longitudinal direction of the dummy ridge section is formed in the direction which is not parallel to the [011] directions.

[0029] Moreover, the current blocking layer 10 which consists of an n mold AlGaAs which has about 1.0-micrometer thickness is formed so that only the top face of the ridge section (8a, 9a) of a center section may be exposed for the whole surface containing the top face of the dummy ridge section (8b, 9b) located in right and left, a side face, and the side edge section with a wrap.

[0030] Moreover, p mold contact layer 11 which consists of a p mold GaAs which has the thickness of about 6.0 micrometers is formed so that p mold cap layer 9a may be contacted on the top face of the ridge section of a center section with a wrap in the current blocking layer 10.

[0031] In addition, n mold cladding layer 2, n mold carrier block layer 3, a barrier layer 4, p mold carrier block layer 5, the p type 1st cladding layer 6 and, and p mold etching stop layer 7 are examples of "the semi-conductor layer containing a barrier layer" of this invention. Moreover, p mold contact layer 11 is an example of the "contact layer" of this invention.

[0032] As a current path of the semi-conductor light emitting device of this operation gestalt of having the above structures, a current flows to a barrier layer 4 through p mold cap layer 9a and p type 2nd cladding layer 8a which constitute the ridge section from the part located on the ridge section of p mold contact layer 11. Thereby, a laser beam can be generated in the field of the barrier layer 4 located under the ridge section. In addition, since the top face of the dummy ridge section located in right and left, a side face, and the side edge section (side-face up edge) are fully covered with the current blocking layer 10, a current does not flow to p mold cap layer 9b which constitutes the dummy ridge section. For this reason, a laser beam is not generated in the field of the barrier layer 4 of the lower part of the dummy

ridge section. That is, only the ridge section located in a center section participates in luminescence. [0033] With this operation gestalt, since it becomes the configuration where the ridge section and the dummy ridge section projected by preparing the dummy ridge section so that the ridge section and predetermined spacing may be separated and the ridge section may be inserted as mentioned above, compared with the configuration where only the ridge section projected, the impact and damage which the ridge section receives are mitigable.

[0034] Moreover, with this operation gestalt, when the side edge section of a longitudinal direction prepares the dummy ridge section which is not parallel to the [011] directions as mentioned above, unlike the case where the side edge section prepares the dummy ridge section parallel to the [011] directions, in the manufacture process mentioned later, the current blocking layer 10 can fully be grown up on the dummy ridge section. Thereby, it can prevent effectively that leakage current occurs.

[0035] Drawing 2 - drawing 8 are the sectional views and top views for explaining the manufacture process of the semi-conductor light emitting device by 1 operation gestalt shown in drawing 1. Next, with reference to drawing 1 - drawing 8, the manufacture process of the semi-conductor light emitting device by 1 operation gestalt is explained.

[0036] Law etc. is used. first, it is shown in drawing 2 -- as -- MOCVD -- on the n mold GaAs substrate 1 n mold cladding layer 2 which consists of an n mold AlGaAs, n mold carrier block layer 3 which consists of an n mold AlGaAs, a barrier layer 4, p mold carrier block layer 5 which consists of a p mold AlGaAs, the p type 1st cladding layer 6 which consists of a p mold AlGaAs, p mold etching stop layer 7 which consists of a p mold AlGaAs, The p type 2nd cladding layer 8 and which consists of a p mold AlGaAs, and p mold cap layer 9 which consists of a p mold GaAs are grown up continuously.

[0037] Then, as shown in drawing 3, the stripe-like resist film 12a and 12b is formed in the predetermined field on p mold cap layer 9.

[0038] here -- a book -- operation -- a gestalt -- **** -- drawing 4 -- being shown -- as -- a center section -- a resist -- the film -- 12 -- a -- a longitudinal direction -- a side edge -- the section -- GaAs -- reverse -- a mesa -- a ridge -- a direction (direction where the ridge section becomes reverse mesa-like at the time of etching) -- it is -- laser -- an optical axis -- a direction -- it is -- [-- 011 --] -- a direction -- forming. Moreover, the side edge section of the longitudinal direction of resist film 12b located in right and left is formed in the predetermined direction include-angle theta (this operation gestalt 30 degrees) Leaning from [011]. In addition, in drawing 4, in case a chip parting line is chip-ized after wafer process termination, it means the line to divide.

[0039] Next, by carrying out wet etching of the p type 2nd cladding layer 8 and, and the p mold cap layer 9 with the etching reagent of a tartaric-acid system by using as a mask the resist film 12a and 12b shown in drawing 3 and drawing 4 The dummy ridge section located in the right and left which consist of the ridge section which has the shape of reverse mesa which consists of p type 2nd cladding layer 8a and p mold cap layer 9a as shown in drawing 5, and p type 2nd cladding layer 8b and p mold cap layer 9b is formed. In this case, as shown in drawing 6, the side edge section (side-face up edge) of the longitudinal direction of the ridge section of a center section is formed in the [011] directions. The side edge section (side-face up edge) of the longitudinal direction of the dummy ridge section located in right and left on the other hand is formed in the direction to which 30 degrees inclined from [011]. In addition, in the wet etching process for forming the above-mentioned ridge section and the above-mentioned dummy ridge section, p mold etching stop layer 7 functions as an etching stopper. Thus, after forming the ridge section and the dummy ridge section, the resist film 12a and 12b is removed.

[0040] Next, as shown in drawing 7, the current blocking layer 10 which consists of an n mold AlGaAs is grown up so that p mold etching stop layer 7, the ridge section, and the dummy ridge section may be covered. At this time, since the current blocking layer 10 does not have the side edge section of the longitudinal direction of the dummy ridge section parallel to the [011] directions, it fully grows also not only in the side face and top face of the dummy ridge section but in the side edge section (side-face up edge). Moreover, in the side edge section (side-face up edge) of the longitudinal direction of the ridge section of a center section, since the side edge section of the longitudinal direction of the ridge section of a center section is parallel to the [011] directions, the current blocking layer 10 grows, without growing

up so that parts other than the side edge section of the ridge section may be covered.

[0041] Here, with reference to drawing 9, the example which formed the side edge section of the longitudinal direction of the dummy ridge section in the [011] directions at parallel is explained as an example of a comparison of this operation gestalt. As shown in drawing 9, the current blocking layer 20 does not grow up to be the side edge section (side-face up edge) of the longitudinal direction of the dummy ridge section parallel to the [011] directions. For this reason, the side edge section of the longitudinal direction of the dummy ridge section contacts the p mold GaAs contact layer 21. Consequently, when the dummy ridge section parallel to the [011] directions is formed, the inconvenience that leakage current occurs through the side edge section of the longitudinal direction of the dummy ridge section in the direction shown by the arrow head arises from the p mold GaAs contact layer 21.

[0042] So, with this operation gestalt, as mentioned above, it is parallel, and the side edge section of the longitudinal direction of the dummy ridge section is twisted in the [011] directions (30 degrees inclines), and is formed in them like. Thereby, as shown in drawing 7, it can prevent effectively that can fully grow up the current blocking layer 10 also in the side edge section of the dummy ridge section, consequently leakage current occurs.

* [0043] Then, the resist film 13 is formed in the predetermined field on the current blocking layer 10. And by using the resist film 13 as a mask, after etching removes the current blocking layer 10 formed on the top face of the ridge section of a center section, the resist film 13 is removed. As shown in drawing 8, while only the top face (p mold cap layer 9a) of the ridge section of a center section is exposed by this, the configuration in which the whole dummy ridge section located in right and left was covered with the current blocking layer 10 is acquired.

[0044] Finally, as shown in drawing 1, p mold contact layer 11 which consists of a p mold GaAs is formed so that p mold cap layer 9a may be contacted on the top face of the ridge section of a center section with a wrap in the current blocking layer 10. Thus, the semi-conductor light emitting device of this operation gestalt is formed.

[0045] In the manufacture process of this operation gestalt, since it becomes the configuration where the ridge section and the dummy ridge section projected by separating the ridge section and predetermined spacing and forming the dummy ridge section as mentioned above, compared with the configuration where only the ridge section projected, the impact and damage which the ridge section receives are mitigable.

[0046] Moreover, the semi-conductor light emitting device of this operation gestalt was 8 degrees in level breadth include angle, are 60 degrees C and 130mW, and operated to stability for 500 hours or more while the basic transverse-mode optical output 150mW or more was obtained.

[0047] In addition, it should be thought that the operation gestalt indicated this time is [no] instantiation at points, and restrictive. The range of this invention is shown by the above-mentioned not explanation but claim of an operation gestalt, and all modification in a claim, equal semantics, and within the limits is included further.

[0048] for example, -- the above -- operation -- a gestalt -- **** -- GaAs -- containing -- a ridge -- the section -- setting -- the -- a ridge -- the section -- a longitudinal direction -- a side edge -- the section -- GaAs -- reverse -- a mesa -- a ridge -- a direction -- it is -- laser -- an optical axis -- a direction -- it is -- [-- 011 --] -- a direction -- forming -- while -- Although the example which formed the side edge section of the longitudinal direction of the dummy ridge section in the direction which is not parallel to the [011] directions was shown, this invention is applicable not only to this but the ridge section which consists of other semiconductor materials. In this case, while forming in the direction which is the direction of a reverse mesa ridge of the semiconductor material which constitutes that ridge section, and becomes in the direction of an optical axis about the side edge section of the longitudinal direction of the ridge section, the same effectiveness can be acquired by being the direction of a reverse mesa ridge of that semiconductor material, and forming the side edge section of the longitudinal direction of the dummy ridge section in the direction of an optical axis, and the direction which is not parallel to the becoming direction.

[0049] Moreover, although formed in the direction to which 30 degrees of side edge sections of the longitudinal direction of the dummy ridge section were leaned from the side edge section of the longitudinal direction of the ridge section of a center section which participates in luminescence with the above-mentioned operation gestalt, this inventions may be not only this but other include angles. In this case, what is necessary is just to form in 30 degrees - 60 degrees still more preferably that what is necessary is just to form in the direction leaned in 0.2 degrees - 89.8 degrees preferably.

[0050] Moreover, although the two dummy ridge sections were prepared, this invention may prepare only not only this but the one dummy ridge section, and you may make it prepare it three or more with the above-mentioned operation gestalt.

[0051]

[Effect of the Invention] As mentioned above, according to this invention, the semi-conductor light emitting device which can mitigate the impact and damage to the ridge section which participates in luminescence, and its manufacture approach can be offered.

[Translation done.]

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the sectional view having shown the semi-conductor light emitting device by 1 operation gestalt of this invention.

[Drawing 2] It is a sectional view for explaining the manufacture process of the semi-conductor light emitting device by 1 operation gestalt shown in drawing 1.

[Drawing 3] It is a sectional view for explaining the manufacture process of the semi-conductor light emitting device by 1 operation gestalt shown in drawing 1.

[Drawing 4] It is a top view for explaining the manufacture process of the semi-conductor light emitting device by 1 operation gestalt shown in drawing 1.

[Drawing 5] It is a sectional view for explaining the manufacture process of the semi-conductor light emitting device by 1 operation gestalt shown in drawing 1.

[Drawing 6] It is a top view for explaining the manufacture process of the semi-conductor light emitting device by 1 operation gestalt shown in drawing 1.

[Drawing 7] It is a sectional view for explaining the manufacture process of the semi-conductor light emitting device by 1 operation gestalt shown in drawing 1.

[Drawing 8] It is a sectional view for explaining the manufacture process of the semi-conductor light emitting device by 1 operation gestalt shown in drawing 1.

[Drawing 9] It is the sectional view having shown the example of a comparison of the semi-conductor light emitting device by 1 operation gestalt shown in drawing 1.

[Drawing 10] It is the sectional view having shown the conventional semi-conductor light emitting device.

[Drawing 11] It is a sectional view for explaining the manufacture process of the conventional semi-conductor light emitting device.

[Drawing 12] It is a sectional view for explaining the manufacture process of the conventional semi-conductor light emitting device.

[Drawing 13] It is a sectional view for explaining the manufacture process of the conventional semi-conductor light emitting device.

[Description of Notations]

- 1 N Mold GaAs Substrate (Semi-conductor Layer)
- 2 N Mold Cladding Layer (Semi-conductor Layer)
- 3 N Mold Carrier Block Layer (Semi-conductor Layer)
- 4 Barrier Layer (Semi-conductor Layer)
- 5 P Mold Carrier Block Layer (Semi-conductor Layer)
- 6 P Type 1st Cladding Layer (Semi-conductor Layer)
- 7 P Mold Etching Stop Layer (Semi-conductor Layer)
- 8a, 8b The p type 2nd cladding layer (semi-conductor layer)
- 9a, 9b p mold cap layer (semi-conductor layer)
- 8a, 9a Ridge section
- 8b, 9b Dummy ridge section
- 10 Current Blocking Layer
- 11 P Mold Contact Layer (Contact Layer)
- 12a, 12b Resist film

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.